



# **SQUIRRELY**

## **3e partie le MODULE PLL**

### **Description technique.**



F5RCT- Edition du 14 Août 2013



Ce module délivre l'oscillateur local pour une couverture de 144 à 146 MHz avec un niveau de +10dBm. Les fonctions du logiciel et du microcontrôleur gèrent deux VFO (A et B), un mode split, et un voltmètre digital. Il comprend aussi, un décalage de fréquence « RIT » permet de parfaire l'accord uniquement en réception.

### Principe du synthétiseur :

Nous voulons générer une fréquence comprise entre 134 et 136 MHz avec un pas de 50Hz au minimum. L'importante plage à couvrir implique l'usage d'un oscillateur commandé en tension (VCO). Le pas fin, de 50Hz, exige une résolution très fine du synthétiseur que l'on peut difficilement obtenir avec un diviseur important dans la boucle de retour. Il existe aussi des synthétiseurs fractionnaires, mais ces derniers sont difficiles à obtenir. Nous avons adopté le MC145170 qui est un synthétiseur direct dont le diviseur principal peut aller jusqu'à 65.535. Ce synthétiseur sera programmé pour un pas de 6,25kHz. Sa fréquence de référence provient d'un oscillateur à quartz commandé en tension (VCXO) centré sur 12MHz que nous décalerons avec un convertisseur numérique-analogique pour le pas fin de 50Hz (voir figure 1). Ainsi le VXO agira sous l'effet multiplicatif de la PLL de 0 à 6,20 kHz entre les pas de 6,25kHz du synthétiseur.

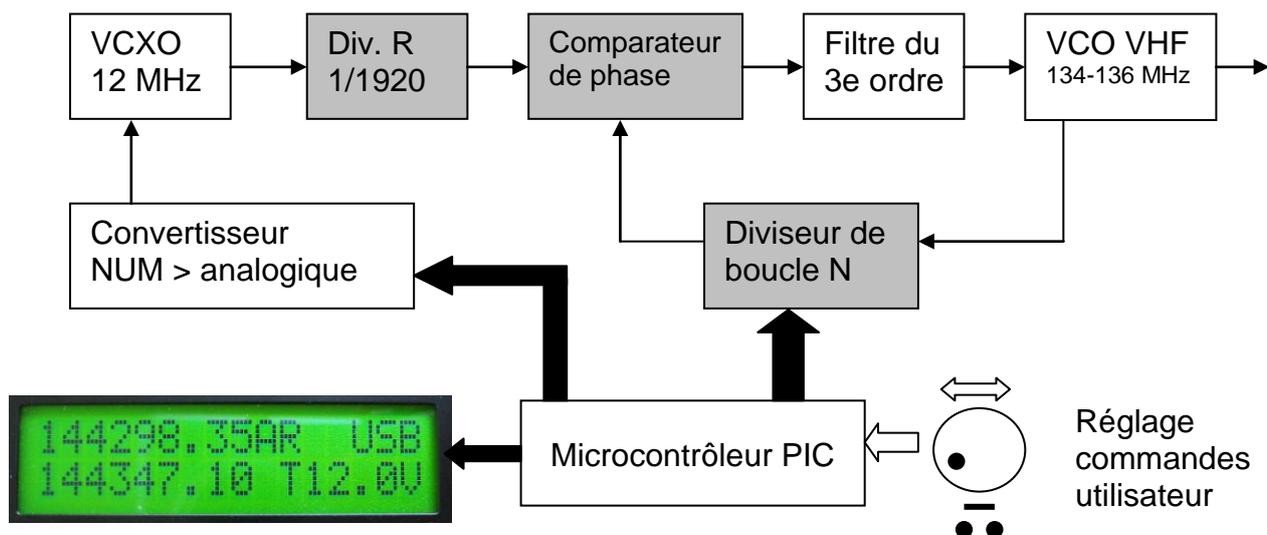


Figure 1 : Synoptique du synthétiseur

Pour le centre de la plage, à 135 MHz, la variation absolue du VXO doit couvrir la plage de 12000.000 Hz à 12000.55111 (12 MHz x 135,0062/135). Dans tous les cas, il est impossible d'obtenir une telle précision absolue, on se contentera de respecter la variation relative de 511Hz, peu importe si le VXO dérive de +/- 10Hz (1ppm), car cela ferait +/- 135Hz sur la fréquence finale.

Le décalage de la référence du synthétiseur introduit une erreur de linéarité sur toute la plage de fréquence à environ 46Hz, ce qui est tolérable. Cette erreur se calcule ainsi :  $134 \text{ MHz} \times 12000551,11 / 12000000 - 134,0062 \text{ MHz}$ .

Le diviseur de référence du MC145170 est programmé à  $10 \text{ MHz} / 6,25 \text{ kHz} = 1920$ .



## **Conception d'un synthétiseur à faible bruit de phase :**

La qualité d'un synthétiseur de fréquence dépend surtout de la pureté du signal délivré en termes de bruit de phase. Dans un oscillateur, le bruit de phase se caractérise par des fluctuations aléatoires de la phase du signal causée par des instabilités temporelles. Autrement dit, le bruit de phase se caractérise par un aspect statistique de l'oscillateur à délivrer une fréquence unique. Plus simplement, lorsque l'on s'éloigne de la porteuse de l'oscillateur, on observe une pente décroissante de bruit. Le bruit de phase s'exprime en densité de bruit par rapport à la porteuse (dBc/Hz) pour un décalage donné ; par exemple : -90 dBc/Hz à 10 kHz de la porteuse. Les mesures de bruit de phase nécessitent des équipements très sophistiqués qui sont hors de portée de l'amateur. Pour concevoir un oscillateur à faible bruit de phase, il est possible de se fixer quelques règles de conception que nous retrouvons dans la littérature traitant ce sujet :

Les dix règles d'or à appliquer pour réaliser un bon synthétiseur de fréquence :

1. Garder un pas de synthèse et une fréquence de comparaison la plus haute possible afin d'éloigner les raies qui sont à la fréquence de comparaison, le plus loin possible de la porteuse. Ces raies dites de synthèse peuvent convertir l'énergie d'un canal adjacent vers la fréquence intermédiaire. La fréquence de coupure de la boucle doit être la plus basse possible. Le filtre de boucle doit se terminer par une cellule passive avant d'attaquer la diode du VCO.
2. Ne pas utiliser d'alimentation à découpage, ni de convertisseur, à proximité directe du VCO. Un couplage inductif, ou une ondulation résiduelle, de l'alimentation peut perturber le VCO.
3. Garder la tension de commande de la diode varicap dans la plage la plus haute possible. Ne jamais descendre en dessous de 3V où la tension d'oscillation devient non négligeable face à la tension de commande. Si le filtre de boucle fait appel à un amplificateur opérationnel, prendre garde à la gamme de sa tension de sortie.
4. Limiter le couplage de la diode varicap au minimum, préférer un couplage de la varicap par capacité série. Utiliser deux diodes en série et ne pas hésiter à former des couples en parallèle, si nécessaire, pour augmenter le facteur de qualité et décorrélérer le bruit des diodes entre elles. Polariser les diodes varicap par des selfs de choc (1  $\mu$ H résonne environ à 150 MHz et fait un bouchon aux hautes fréquences tout en ayant une faible résistance de bruit) au lieu d'employer des résistances de 47 k à 100 k qui plus leurs valeurs sont élevée, plus seront génératrice de bruit. Afin d'éviter les résonances parasites, il vaut mieux mettre deux selfs de nature différentes en série.
5. La pente de conversion du VCO [MHz/V] doit être la plus faible possible. Le bruit sur la tension de commande du VCO aura moins d'incidence sur le bruit de phase final.
6. Mettre en œuvre une alimentation très faible bruit avec un régulateur spécifique (2.5 $\mu$ Veff pour le LM723). Ajouter une cellule de filtrage spécifique au VCO coupant très bas (100 Ohms et 470 $\mu$ F). Tout bruit d'alimentation risque de se trouver transposé au pied de la porteuse. Il en sera de même pour l'alimentation 5V du circuit PLL : le bruit des fonctions numériques peut remonter dans la boucle d'asservissement.
7. Garder un facteur de qualité de la bobine le plus élevé possible. Les bobinages en cuivre-argenté de grand diamètre sont mieux adaptés à 150MHz que les petits modèles en CMS.



8. Choisir un composant actif faible bruit pour l'oscillateur. Le J-FET améliore les performances en facteur de bruit de 10dB par rapport au transistor bipolaire. Polariser celui-ci dans une région favorable au faible facteur de bruit. Une contre réaction en BF peut améliorer le bruit (ne pas découpler la résistance de source). Ne pas monter de diode de limitation dans le circuit de grille, celle-ci apporte du bruit et dépolarise le transistor.
9. L'étage suiveur du VCO doit apporter une bonne isolation. Utiliser des composants faibles bruit, car cet étage contribue au bruit de phase final de l'ensemble loin de la porteuse.
10. Assurer une très bonne tenue mécanique de l'ensemble pour éviter les effets microphoniques. Les spires de la self du VCO ne doivent pas entrer en vibration : prévoir le collage, ou le surmoulage dans de la paraffine ou un polymère. Les capots de blindage doivent être très rigides pour blinder spécifiquement la zone du VCO.

Quelque soit l'oscillateur, nous devons nous rappeler que tout bruit introduit dans le domaine des basses fréquences peut se retrouver transposé de part et d'autre de la porteuse. Les oscillateurs les plus purs en bruit de phase sont conçus à partir de résonateurs à quartz. Puis, par ordre croissant en bruit de phase nous avons les oscillateurs à cavité, à résonateurs céramique, à circuit LC fixe, à circuit LC avec diode varicap, les oscillateurs intégrés, et enfin les oscillateurs RC. Nous voyons que l'oscillateur commandé en tension (VCO) ne se situe pas parmi les meilleurs. Une alternative serait d'adopter les oscillateurs à quartz commandés en tension commutés suivant les sous-bandes du synthétiseur, mais ce type de structure est plus difficile et couteux à mettre en œuvre pour l'amateur.

Le schéma de principe de ce synthétiseur comporte trois parties. La première partie regroupe l'oscillateur principal, les étages d'amplification ainsi que le filtre de boucle. La deuxième partie comprend la partie numérique avec le microprocesseur, l'affichage, et le circuit synthétiseur. Enfin, la troisième partie décrit l'oscillateur de référence et l'alimentation du module.

### **L'oscillateur VHF :**

L'application des règles sur les oscillateurs à faible bruit de phase a donné le premier schéma de cet ensemble. Sur ce schéma, le transistor JFET T1 est monté en oscillateur « Hartley », par la mise à la masse de la gate de T1 et le circuit de réaction configuré entre le drain et la source. Ce type d'oscillateur VHF est mieux adapté que le « Colpitts » en dessous de 10V de tension d'alimentation. Il permet une sortie basse impédance sur la source et une dynamique élevée sur le circuit résonnant qui est reporté sur le drain. Ce type d'oscillateur fut inspiré de la littérature d'Ulrich Rhode, appliqué dès les premiers générateurs HF de la marque Rhode & Schwarz.

La résistance R6 détermine le courant dans le drain à environ 3 mA, de telle façon que la fréquence dépende le moins possible de la tension d'alimentation. La résistance R7 avec les condensateurs C14 et C28 filtrent l'alimentation de quelques Hertz à la fréquence de travail de la bande VHF. Ce filtre contribue à réduire le bruit provenant de l'alimentation. Suivant l'encombrement, la valeur de C28 peut même être portée à 1000µF et plus !

A gauche de T1 nous avons le circuit résonnant couplé avec le condensateur C11. L'inductance L1 emploie la même technique de blindage que pour l'étage d'entrée du



module VHF. La constitution coaxiale de l'inductance et du tube de cuivre (qui sert de blindage) apporte le meilleur facteur de qualité à L1, cette technique fut inspirée du générateur SMDU de Rhode & Schwarz qui était une référence pour son faible de bruit de phase. Afin de conférer un facteur de qualité le plus élevé possible, tout en ayant la possibilité de faire varier la fréquence par les diodes varicap. Ces dernières sont faiblement couplées par la capacité C10 qui détermine la plage de variation de notre VCO. Ainsi la contribution du bruit des diodes varicaps est modérées par le rapport des capacités C8 / C10. Remarquons l'absence de condensateur ajustable, ceci également pour réduire les pertes et les effets des vibrations mécaniques. La plage de fréquence de ce VCO s'ajustera par mise en tension mécanique des spires de L1 (méthode décrite dans la notice de montage). Les diodes varicap D3 et D4 disposées en série assurent une meilleure linéarité de la capacité dynamique par rapport à une configuration à diode simple. Ces dernières sont polarisées par les inductances L2, L3, L4 qui apportent moins de bruit que l'usage traditionnel de résistances de 100 k environ. La mise en série de valeurs différentes pour L3 et L4 empêchent les résonances parasites avec les diodes. La faible capacité de couplage C15 assure la transition du signal VHF vers l'étage tampon. Il a été adopté un transistor MOSFET double grille pour son isolation élevée et son gain en puissance. La résistance R9 découplée par C17 décale le potentiel de grille de - 200 mV pour réduire le courant drain à environ 6 mA, ceci sans perdre trop de gain. La grille 2 quant à elle est à environ 4 V. Remarquons la résistance R8 dans la grille 1 qui est portée à 1.000 Ohms pour présenter des conditions optimales en bruit quelque soit la fréquence. La cellule R12 C18 découple cet étage dans la bande VHF et permet aussi une mesure facile du courant. La self L10 de quelques spires accorde cet étage en large bande avec les capacités de charge des étages de puissance en aval. Cet astuce évite tout transformateur large bande réalisé en bifilaire sur tore de ferrite. Le signal est amplifié en puissance par le transistor T3 pour délivrer un niveau de +10 dBm (10 mW) pour le mélangeur à diodes du module VHF. L'accord large bande du collecteur de T3 par la cellule L12 C24 ne nécessite aucun réglage. L'étage constitué par le transistor T4 délivre moins de puissance par son courant de repos légèrement inférieur, ceci pour limiter l'amplitude du signal de retour vers la PLL. La cellule amortie L11 R20 est accordée par la capacité parasite de l'entrée du circuit PLL et se trouve centrée sur 135 MHz. Dans la partie inférieure de ce schéma, l'amplificateur opérationnel IC7 est l'intégrateur actif du filtre de boucle de la PLL. Ce dernier détermine le temps de réponse et la stabilité de l'ensemble du synthétiseur. Encore pour limiter l'action du bruit sur l'oscillateur, nous avons choisi le NE5534 bien connu pour apporter peu de bruit dans la bande audio. Ce circuit est également bon marché et facilement disponible. Le condensateur C54 compense ce dernier en fréquence pour le rendre stable en gain inférieur à l'unité. L'alimentation de cet amplificateur provient du +12V protégé par une diode d'anti-inversion, ceci afin d'obtenir une dynamique de tension élevée en sortie. En effet, plus la plage d'accord du VCO est étalée et haute en tension plus le coefficient de qualité des diodes varicap est élevé.

### **L'oscillateur de référence :**

Rappelons que ce synthétiseur de fréquence utilise une fréquence de comparaison de 6,25 kHz, par conséquent nous avons un pas discret de même valeur. Cette fréquence de comparaison est obtenue en divisant par 1920 la fréquence de l'oscillateur de référence à 12 MHz. Pour obtenir le pas fin de 50 Hz, il suffit de faire varier légèrement la fréquence de référence entre chaque pas de 6,25 kHz. La structure de l'oscillateur de référence est constituée d'un oscillateur à quartz commandé par un convertisseur numérique-



analogique. Sur ce même dispositif nous appliquons la fonction RIT (Receive Incremental Tuning) qui sert à corriger l'accord en réception uniquement. Cet oscillateur sera d'une part appliqué à la PLL et d'autre part appliqué au microcontrôleur ; ceci pour réduire les risques de battements et d'interférences en réception.

Reportons nous au schéma 3. L'oscillateur de référence, construit autour du transistor T5, se trouve en mode « Colpitts » par le jeu des condensateurs C30 et C31 entre sa base et son émetteur. Les valeurs de C30 et C31 sont déterminées pour être au moins dix fois supérieur à la capacité de charge du quartz, ici  $C_L = 16$  pF. Le circuit résonnant L9 C36 dans le collecteur de T5 est amorti par la résistance R32 pour se passer de réglage de niveau du signal qui va vers la PLL. Le transistor T6, monté en collecteur commun isole le signal qui est acheminé à l'entrée horloge du microprocesseur.

Le quartz X1 et les varicaps D5 sont en série de telle façon que nous présentons au quartz une capacité de charge inférieure ou égale à 16 pF ; ceci car la variation la fréquence est au-dessus de 10 MHz.

L'anode des varicaps D5 est pilotée par la tension du convertisseur numérique-analogique. Il s'agit là d'un montage un peu particulier du convertisseur MP7524 que l'on peut trouver dans la notice d'Exar ou Texas. Cette configuration en mode tension demande le minimum de composants extérieurs et se passe de tout amplificateur opérationnel. La diode zener VR1 délivre la tension de référence de 2,5 V (cette diode TL431C est très répandue dans les alimentations à découpage informatique). Pour 10 MHz exactement, le convertisseur sera à pleine échelle et la tension sur la broche 15 sera de 2,5 V. Le décalage de +459 Hz sera obtenu lorsque la sortie du convertisseur diminuera à partir de 2,5V. Ce décalage s'ajustera par le potentiomètre multi-tours R36 qui fait légèrement remonter la tension.

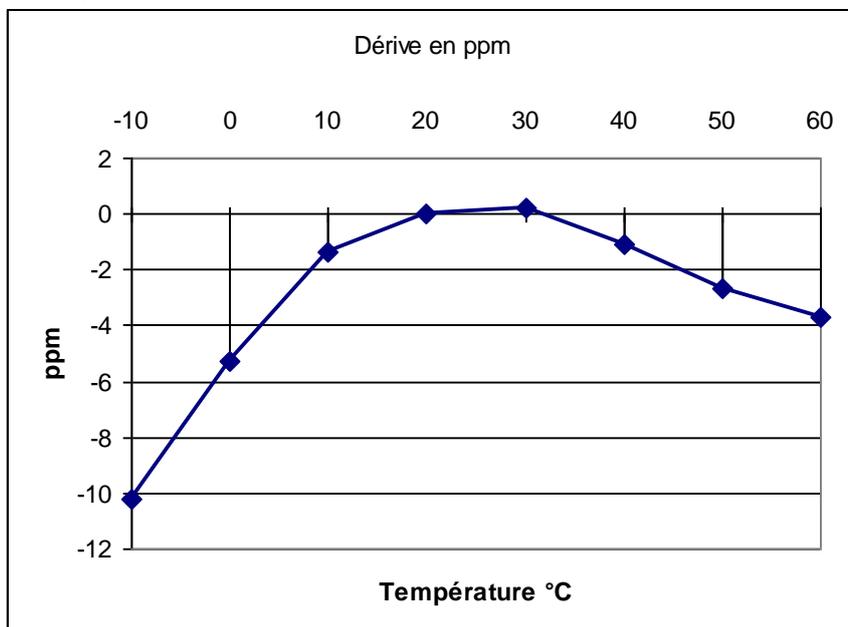


Figure 2 : Dérive relative en température mesurée sur le prototype.

La cathode des varicaps est polarisée par le pont de résistances R26 à R30. Ce pont possède une double fonction. Par l'intermédiaire d'un potentiomètre sur le connecteur JP3 et le commutateur analogique 4053 nous pouvons appliquer la tension de RIT. Cette fonction n'est activée qu'en réception si l'interrupteur présent sur JP2 est ouvert. Le RIT décale l'oscillateur 10 MHz de +/- 9,5ppm soit +/- 1280 Hz sur la fréquence finale.



La deuxième fonction de ce pont est de compenser l'oscillateur en température par la résistance R30 à coefficient négatif de température (CTN). L'action de la compensation est limitée par la résistance R26 de telle façon que nous ayons une dérive minimale entre 10°C et 40°C (figure 2). Cette plage correspond à la température dans l'appareil en fonctionnement, pour prévenir des dérives en cas d'échauffement. La courbe donne la variation de fréquence en ppm ( $10^{E-6}$ ) de la fréquence finale de l'appareil. Ainsi une variation de 1 ppm donne 134 Hz puisque le synthétiseur délivre une fréquence locale de 134 MHz pour 144 MHz en final. Cela va de soit que la dérive de l'ensemble dépend de la stabilité du quartz en fonction de la température.

Pour terminer la description de ce schéma, intéressons nous à l'alimentation. L'alimentation 12 V du module s'applique au connecteur JP1. La diode Schottky protège le module des inversions de polarité tout en ayant une faible chute de tension en direct. Le régulateur 5 V IC2, du type 79L05, alimente essentiellement les circuits numériques : microprocesseur, afficheur LCD, PLL, et convertisseur numérique-analogique. Le condensateur C6 de 47  $\mu$ F à 100  $\mu$ F est indispensable à la stabilité du régulateur.

Enfin le régulateur IC1 procure la tension de 8 V pour les oscillateurs et les circuits analogiques. Bien qu'étant ancien, ce régulateur est réputé pour être un des meilleurs en terme de bruit de fond. Rappelons que le bruit de phase de l'oscillateur dépend aussi du bruit venant de l'alimentation. La tension de référence de ce régulateur est sévèrement découplée par le réseau C4-R3 pour augmenter l'atténuation du bruit en sortie. La sortie est limitée en courant à 100 mA par la valeur de la résistance R1. Le régulateur est ainsi protégé contre les courts-circuits accidentels de courte durée car le boîtier ne permet pas de dissiper une forte puissance.

### **Le synthétiseur et le microprocesseur :**

L'ensemble de la partie numérique est regroupée sur le deuxième schéma. Dans la partie droite de ce celui-ci nous avons le circuit synthétiseur MC145170-D (en version CMS). La sortie du comparateur de phase est en broche 13. Comme recommandé dans la note d'application de ce circuit, la sortie du comparateur de phase est filtrée par une cellule RC pour augmenter la rejection des raies de synthèse. La coupure du réseau R56 C49 se situe vers 1,8 kHz pour ne pas influencer la stabilité de la boucle d'asservissement. La fréquence du VCO est appliquée en broche 4 (Fin) et la fréquence de référence de 10 MHz en broche 1 (Oscin). Les données de programmation en provenance du microprocesseur son injectée en série par le bus au niveau des broches 5, 6 et 7. Sur la broche 7 la résistance de 47 k sert à maintenir son état au niveau de la masse pendant la phase d'application de l'alimentation (voir documentation du MC145170).

Juste en dessous d'IC6 nous avons un filtre d'alimentation qui sépare le +5 V pour le microprocesseur et l'afficheur LCD.

Dans la partie gauche de ce schéma le microprocesseur PIC16F873 gère l'ensemble des fonctions de ce synthétiseur. En haut à droite, les résistances R46, R44 et R45 remplissent la fonction de diviseur de tension pour l'affichage de la tension d'alimentation. La gamme de mesure est très large et s'étend de 8 V à 24 V. Dans le coin droit de l'afficheur s'affiche en permanence la tension d'alimentation avec une résolution de 0,1 V. La tension de 25,4 V devient 5 V (pleine échelle) à l'entrée RA0 configurée vers le convertisseur analogique numérique 10 bits.

En dessous de 10,5 V la lettre d'unité passe en minuscule (v) ; au-dessus de 16 V « ! » est affichée indiquant que la tension est trop forte pour le module PA.



Les autres ports sont désignés sur le schéma et vont piloter l'afficheur LCD dont la partie « data » de RB0 à RB3 est partagée avec le pilotage des poids faibles du convertisseur numérique-analogique de l'oscillateur de référence. La partie haute du port B est configurée en entrée avec résistance de tirage interne pour l'encodeur de fréquence et les boutons poussoirs. La partie basse du port C contrôle le convertisseur numérique-analogique de l'oscillateur de référence tandis que la partie haute gère les fonctions annexe. L'entrée MODE contrôle l'affichage et les décalages Fi suivant les modes USB, LSB et CW. L'entrée PTT sert à a fonctions : le pilotage en mode Rx VFO A / Tx VFO B et un retard de 50 ms de la sortie RC6 pour piloter un PA ou transverter externe via le transistor T7. La sortie RC7 pilote l'éclairage du module LCD pendant une temporisation après chaque changement d'état des touches.

L'afficheur LCD se relie au connecteur JP4, les résistances en série de 2k2 filtrent les bruits HF. La tension sur le curseur de R54 ajuste le contraste. L'alimentation du rétro-éclairage est limitée par la résistance R57 à environ 60mA sous 12,5 V. Ce type de limitation engendre beaucoup de pertes et pourrait être gérée par un convertisseur à découpage externe. Nous avons préféré ne pas mettre cet éclairage sur le +5 V pour limiter la dissipation du 78L05 et ainsi minimiser les dérives de l'oscillateur de référence.

### Mode d'utilisation et afficheur :

Les champs de l'afficheur sont représentés dans le tableau en figure 2.

Le curseur qui souligne le chiffre 2 indique le VFO actif et le pas sélectionné.

Les lettres R ou T s'affichent en mode split Rx VFO A et Tx VFO B.

La tension est affichée en permanence.

Les fonctions des boutons poussoirs sont les suivantes :

- Un appui court répété sur STEP sélectionne le pas de 50 Hz, 1 kHz, 10 kHz ou 100 kHz.
- Un appui long (> 3 s) active ou désactive le mode split RxA / TxB.
- Un appui long (> 5 s) sur ce même bouton mémorise les fréquences des VFO A et B en EEPROM pour le rappel à la mise sous tension.
- Un appui court sur A/B permet de passer au réglage des VFO A ou B.
- Un appui long sur A/B provoque A=B.

1	4	4	3	0	<u>2</u>	.	5	5	A	R			U	S	B
1	4	5	3	2	8	.	6	0	B	T	1	2	.	7	V

Figure 3 : Structure des champs de l'afficheur LCD.

RB4 à RB7 sont traités par interruption pour lire les boutons et l'encodeur. L'encodeur ALPS de type EC11E est du type bi-phase impulsionnel à contacts ouverts sur les positions stables. Le logiciel filtre les phases de commutation par corrélation ce qui évite les erreurs d'interprétation de sens de rotation.

Un timer envoie une interruption toutes les 12.5 ms pour les différentes temporisations du système. En tâche de fond et en l'absence de sollicitation, le microcontrôleur effectue la réactualisation de la tension d'alimentation affichée.

En maintenant le bouton A/B enfoncé pendant la mise sous tension, on accède à un menu de configuration :



- Réglage de la durée d'éclairage entre 1 et 254 secondes. Respectivement, pour 0 s ou 255 s l'afficheur reste éteint ou allumé en permanence. Ce paramètre est stocké en EEPROM par l'appui sur STEP.
- Assistance au calibrage en fréquence du synthétiseur (échelle du convertisseur numérique analogique) par affichage des paramètres à mesurer et à régler. Changement entre les deux réglages par appui sur A/B. Par appui sur STEP passage à l'étape suivante.
- Ajustage des fréquences intermédiaires LSB et USB et mémorisation en EEPROM. Réglage en tournant le bouton, mémorisation par STEP. Le fait d'appuyer sur A/B quitte ce mode de réglage sans sauvegarder.

### Mesures du prototype :

Courant consommé < 50 mA sans rétro-éclairage du LCD sous 12,5 V

Niveau de sortie : +12,5 dBm.

Mesure du bruit de phase avec le matériel de F1CLQ le 16/03/2007 : figure 4.

-92,5 dBc/Hz à 1 kHz (RBW=10Hz)

-102 dBc/Hz à 3 kHz (RBW=100Hz)

-107 dBc/Hz à 10 kHz (RBW=100Hz)

Raies de synthèse : inférieures à -70 dBc

Mesure d'un VCXO 144 MHz à quartz à titre comparatif : -102dBc à 1kHz

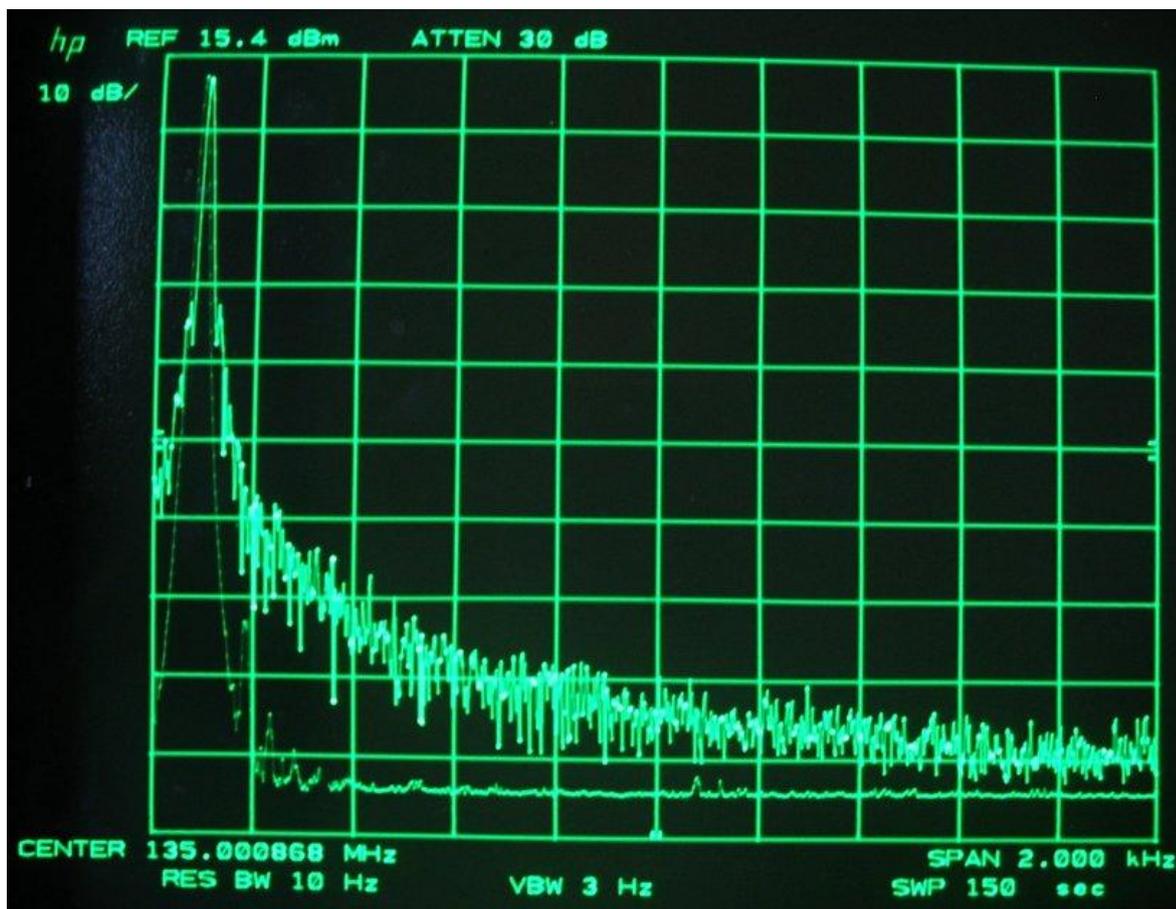


Figure 4 : Mesure du bruit de phase à l'analyseur de spectre. Spectre au pied de la porteuse et comparaison entre le synthétiseur et le générateur Adret (trace inférieure) avec 10 Hz de résolution.

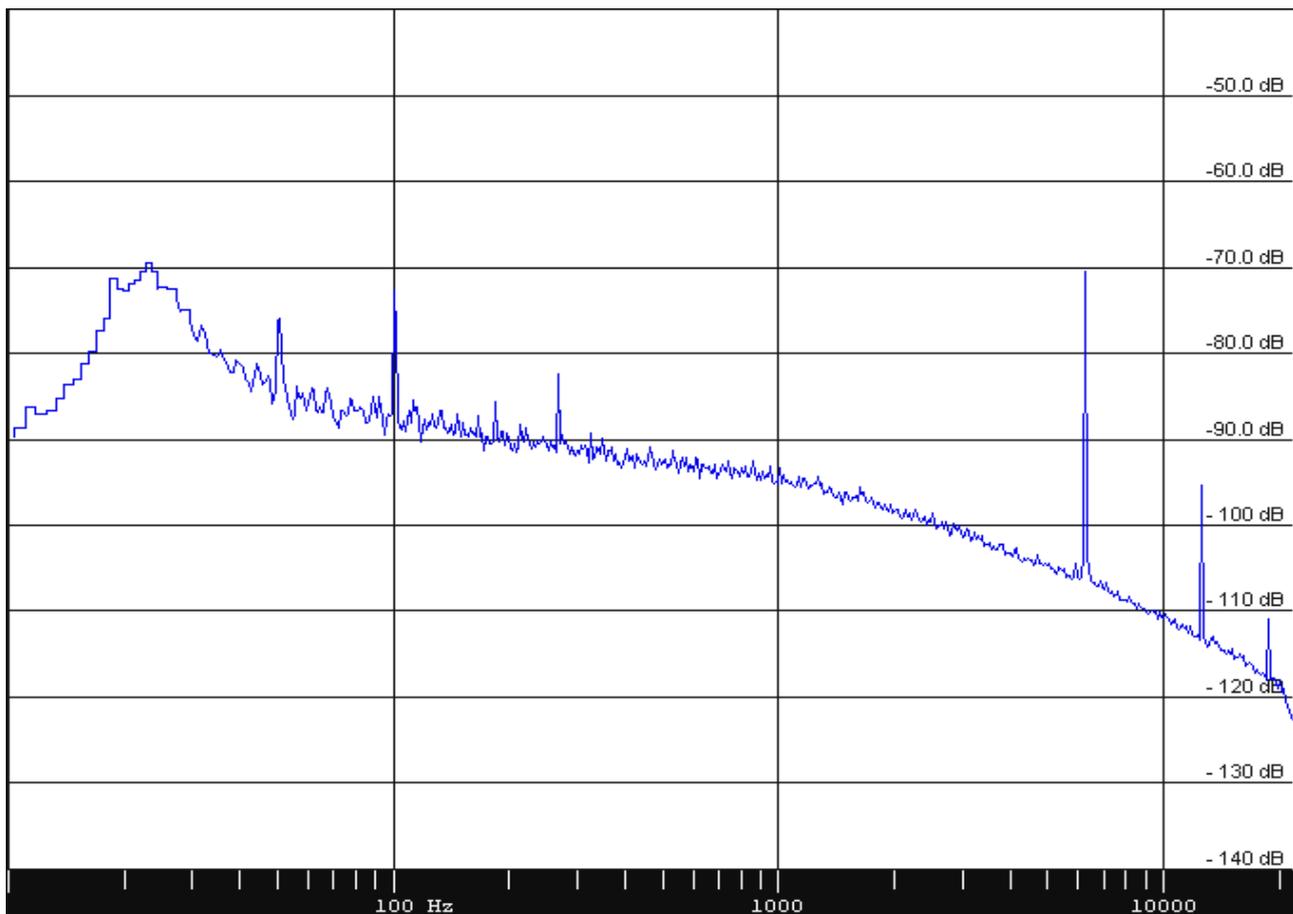


Figure 6 : Mesure de bruit de phase par corrélation avec le générateur R&S SMG sur le banc de test réalisé par l'auteur.

Bruit de phase	décalage
-70 dBc/Hz	20 Hz
-87 dBc/Hz	100 Hz
-91 dBc/Hz	300 Hz
-94 dBc/Hz	1 kHz
-102 dBc/Hz	3 kHz
-110 dBc/Hz	10 kHz

Les raies observées à 50 et 100 Hz proviennent de l'appareil de mesure vu que le synthétiseur est alimenté sur une batterie. Pour 1 kHz et 3 kHz de décalage, on retrouve les mêmes mesures qu'à l'analyseur de spectre. Cette méthode de mesure par corrélation à l'avantage de pouvoir mesurer le bruit de phase à partir de 10 Hz, mais elle cumule les imperfections du générateur HF SMG. Ce qui laisse croire que le synthétiseur peut être encore meilleur (figure 6).

Raie de synthèse  $-70\text{dBc}$  à 6,25 kHz et  $-95\text{dBc}$  à 12,5 kHz.

Remerciements aux sociétés Philips, Würth Elektronik, et Infineon d'avoir offert des échantillons de composants pour le développement de ce projet, ainsi qu'à Michel F1CLQ pour les mesures et son apport en littérature sur les oscillateurs faible bruit de phase.

De plus amples détails de construction et de quoi générer les films pour les circuits imprimés sont disponibles dans une autre notice téléchargeable sur le site de F5KAV <http://www.f5kav.org> rubrique *Technique & Projets > Réalisations F5RCT (lien)* ; dossier *realisations > Squirrelly > module\_PLL*.

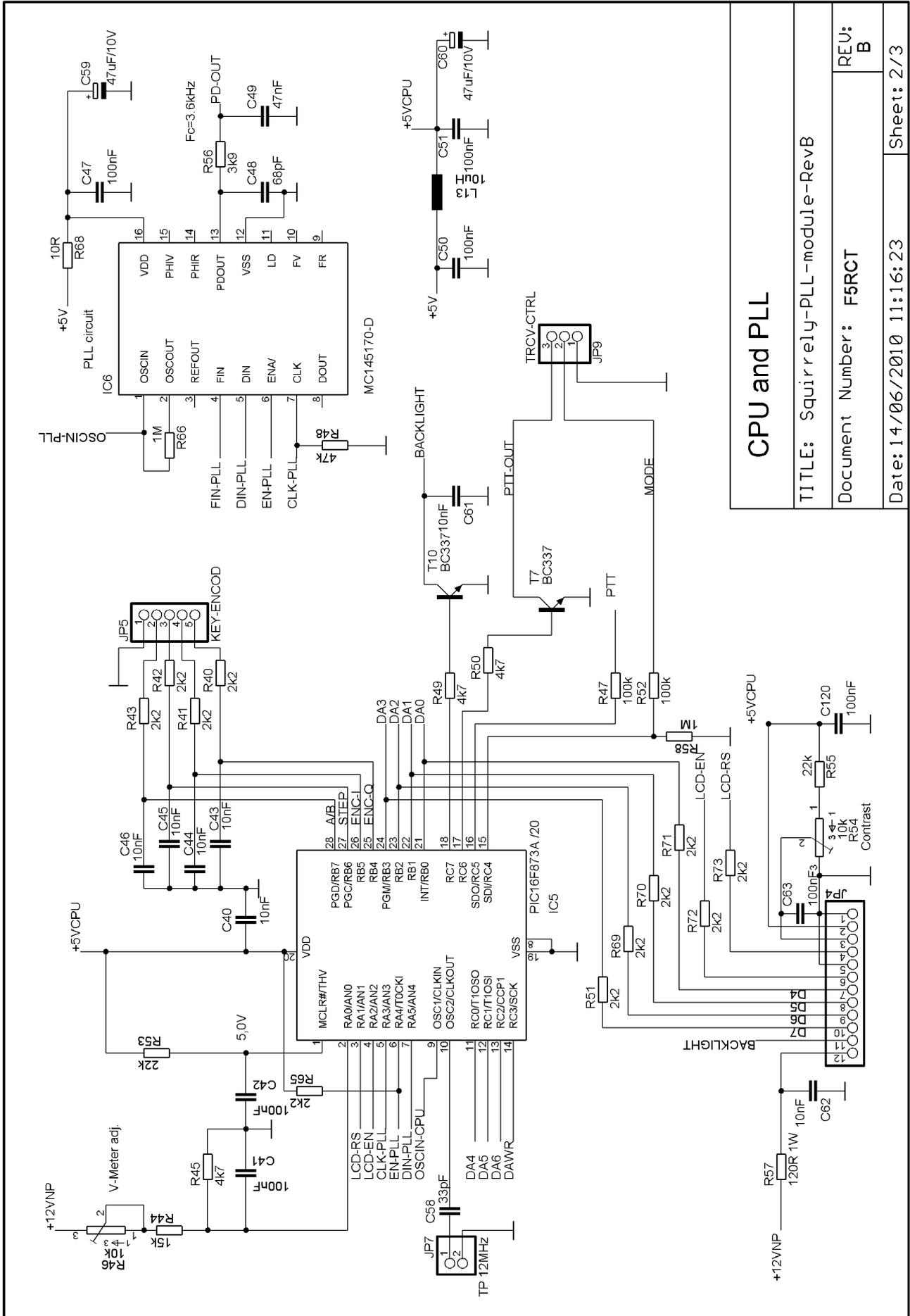
Le logiciel a été développé sous MPLAB, les fichiers .asm se trouveront dans ce même dossier. Il convient d'effectuer des modifications nécessaires suivant le type d'encodeur rotatif. Pour les circuits imprimés du projet, veuillez contacter F5RCT par mail [f5rct.jm@gmail.com](mailto:f5rct.jm@gmail.com) qui recensera les demandes afin de les grouper en vue d'une commande globale au courant du mois d' avril 2014.

F5RCT Jean-Matthieu STRICKER

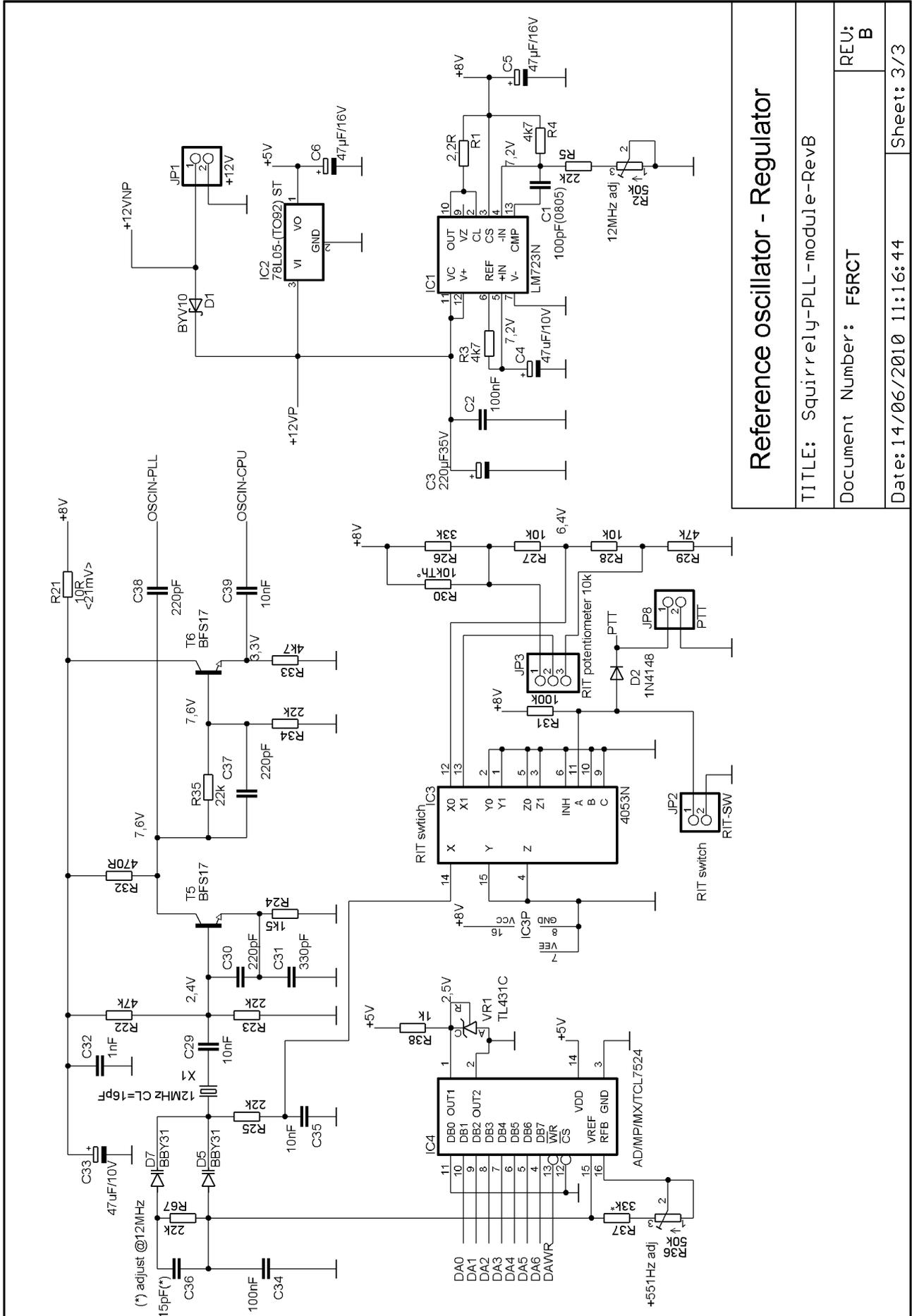




DESCRIPTION TECHNIQUE MODULE SYNTHETISEUR



<b>CPU and PLL</b>	
TITLE: Squirrelly-PLL-module-RevB	
Document Number: F5RCT	REV: B
Date: 14/06/2010 11:16:23	Sheet: 2/3



<b>Reference oscillator - Regulator</b>	
TITLE: Squirrelly-PLL-module-RevB	
Document Number: F5RCT	REV: B
Date: 14/06/2010 11:16:44	Sheet: 3/3